

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-150764

(43)Date of publication of application : 02.06.1998

(51)Int.Cl.

H02M 1/08

H02M 1/08

(21)Application number : 09-032224

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing : 17.02.1997

(72)Inventor : TAKIZAWA AKITAKE
TAKEI MANABU

(30)Priority

Priority number : 08249841

Priority date : 20.09.1996

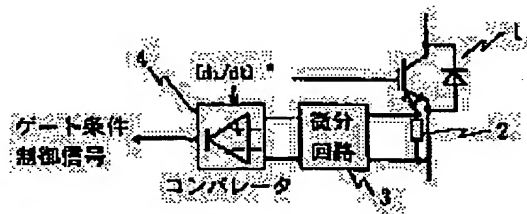
Priority country : JP

(54) GATE DRIVING CIRCUIT IN POWER CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To eliminate a snubber circuit and thereby reduce noise by changing the gate conditions immediately after physical quantities about a switching device become a predetermined value or above or below when the switching device is turned on.

SOLUTION: The voltage across a sense resistor 2 for detecting the current of an IGBT(insulated gate bipolar transistor) built in an IGBT module, in other words, an equivalent to the current of the IGBT is input into a differentiation circuit 3 and then the output of the differentiation circuit is an equivalent to a physical quantity di/dt which is detected when a switching device is turned on. This value and a physical quantity di/dt command value $(di/dt)^*$ are compared with each other by a comparator 4 and the comparison result is used as a control signal for changing the gate conditions. When the output of the sense resistor 2 becomes the predetermined value or above or below in turning the switching device on, the gate conditions are changed immediately. By this method, there is no need of a snubber circuit and therefore the noise can be reduced.



LEGAL STATUS

[Date of request for examination]

25.12.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other
than the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number] 3132648

[Date of registration] 24.11.2000

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-150764

(43) 公開日 平成10年(1998) 6月2日

(51) Int. Cl. ⁶	識別記号	F I		
H02M 1/08	301	H02M 1/08	301	A
	351		351	Z

審査請求 未請求 請求項の数 8 O L (全13頁)

(21) 出願番号 特願平9-32224

(22) 出願日 平成9年(1997) 2月17日

(31) 優先権主張番号 特願平8-249841

(32) 優先日 平8(1996) 9月20日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 滝沢 聡毅

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(72) 発明者 武井 学

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

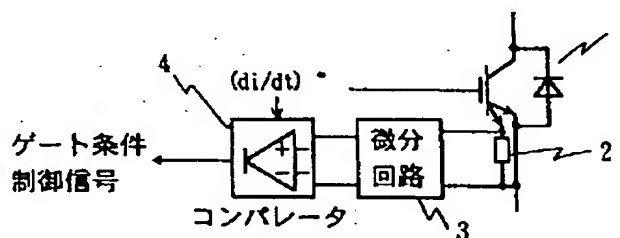
(74) 代理人 弁理士 松崎 清

(54) 【発明の名称】 電力変換器におけるゲート駆動回路

(57) 【要約】

【課題】 電圧駆動形スイッチング素子からなる電力変換器で、スナバ回路を不要とし低ノイズ化を図る。

【解決手段】 素子のスイッチング時に、例えば図1の回路により電流変化率 (di/dt) を検出し、これが所定値以上 (以下) になったとき、スイッチング特性に影響を及ぼす回路条件を、スイッチング時の電流、電圧変化率等を低減するように変更することにより、スナバ回路を不要にし低ノイズ化を図る。上記回路条件としては、ゲート抵抗、ゲート駆動回路電源電圧、ゲート電流、ゲート・エミッタ間容量、ゲート・コレクタ間容量などがある。また、素子のターンオフ時の di/dt を検出し、その大きさに応じて素子のゲート・エミッタ間電圧を制御する例もある。



【特許請求の範囲】

【請求項1】 IGBTを含む電圧駆動形スイッチングデバイスのゲート駆動回路に、前記スイッチングデバイスに関する物理量を検出する検出手段と、ゲート条件を変更する操作手段とを設け、
スイッチングデバイスのターンオン時に、前記検出手段の出力が所定値以上または以下になったときは、前記操作手段によりゲート条件を瞬時に変更することを特徴とする電力変換器におけるゲート駆動回路。

【請求項2】 IGBTを含む電圧駆動形スイッチングデバイスのゲート駆動回路に、前記スイッチングデバイスに関する物理量を検出する検出手段と、ゲート条件を変更する操作手段とを設け、
スイッチングデバイスのターンオン時に、前記検出手段の出力が所定値以上または以下になったときは、前記操作手段によりゲート条件を一定時間だけ変更することを特徴とする電力変換器におけるゲート駆動回路。

【請求項3】 前記検出手段はスイッチングデバイスのコレクタ電流の時間微分相当量、コレクタ電流相当量、コレクタ・エミッタ間電圧の時間微分相当量の少なくとも1つを検出するものであり、前記操作手段はスイッチングデバイスのゲート抵抗、ゲート電源電圧、ゲート電流、ゲート・エミッタ容量、ゲート・コレクタ容量の少なくとも1つを変更するものであることを特徴とする請求項1または2のいずれかに記載の電力変換器におけるゲート駆動回路。

【請求項4】 IGBTを含む電圧駆動形スイッチングデバイスのゲート駆動回路に、前記スイッチングデバイスに関する物理量を検出する検出手段と、ゲート条件を変更する操作手段とを設け、
スイッチングデバイスのターンオフ時に、前記検出手段の出力が所定値以上または以下になったときは、前記操作手段によりゲート条件を瞬時に変更することを特徴とする電力変換器におけるゲート駆動回路。

【請求項5】 IGBTを含む電圧駆動形スイッチングデバイスのゲート駆動回路に、前記スイッチングデバイスに関する物理量を検出する検出手段と、ゲート条件を変更する操作手段とを設け、
スイッチングデバイスのターンオフ時に、前記検出手段の出力が所定値以上または以下になったときは、前記操作手段によりゲート条件を一定時間だけ変更することを特徴とする電力変換器におけるゲート駆動回路。

【請求項6】 前記検出手段はスイッチングデバイスのコレクタ電流の時間微分相当量、コレクタ・エミッタ間電圧の時間微分相当量、コレクタ・エミッタ間電圧相当量の少なくとも1つを検出するものであり、前記操作手段はスイッチングデバイスのゲート抵抗、ゲート電源電圧、ゲート電流、ゲート・エミッタ容量、ゲート・コレクタ容量の少なくとも1つを変更するものであることを特徴とする請求項4または5のいずれかに記載の電力変

換器におけるゲート駆動回路。

【請求項7】 IGBTを含む電圧駆動形スイッチングデバイスのゲート駆動回路に、前記スイッチングデバイスのターンオフする際のコレクタ電流の時間微分相当量を検出する検出手段と、その検出値に応じてスイッチングデバイスのゲート・エミッタ間に印加する電圧を調整する調整手段とを設けたことを特徴とする電力変換器におけるゲート駆動回路。

【請求項8】 前記調整手段は、ゲート駆動回路の正側電源の正極とスイッチングデバイスのゲート端子間に接続された電界効果トランジスタからなることを特徴とする請求項7に記載の電力変換器におけるゲート駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、FETやIGBT（絶縁ゲート形バイポーラトランジスタ）等の電圧駆動形スイッチングデバイスのゲート駆動回路の改良に関する。

【0002】

【従来の技術】図16に電圧駆動形スイッチングデバイスとしてIGBTを用いた例を、また、図17に電力変換器としてのインバータ主回路例を示す。図16の符号1はメインデバイスとしてのIGBT、36はIGBTのターンオン時において、ゲート・エミッタ間に電圧を印加するための正側のゲート駆動回路電源、同様に37はIGBTのターンオフ時にゲート・エミッタ間に電圧を印加するための負側のゲート駆動回路電源、38はインバータの制御回路で、ここでIGBTのオン、オフのスイッチング指令が作成される。39は弱電部から強電部にIGBTのオン、オフ指令を伝達するフォトカプラ（PC）等の絶縁器、40はIGBTオン用のゲート抵抗、41はIGBTオフ用のゲート抵抗、42、43は各ゲート抵抗をIGBTのゲートに接続させるためのスイッチ用のトランジスタ、44はトランジスタ42、43を駆動するためのアンプである。絶縁器39を介する信号により、IGBTのゲート・エミッタ間に電源36、37からの正、負の電圧を印加し、IGBTをオン、オフするようにしている。

【0003】図17において、符号45は交流を直流に変換するダイオード整流器、46は直流中間コンデンサ、47は直流から交流に変換するIGBTとダイオード（FWDとも略記する）からなるインバータ、49は直流中間コンデンサ46とインバータ47との間に存在するインダクタンス48によって発生するスパイク電圧から、インバータのデバイスを保護するスナバ回路である。

【0004】ところで、スイッチング特性に影響を及ぼすIGBTまたはゲート駆動回路における条件として、ゲート抵抗 R_g

ゲート駆動回路電源電圧 V_g

ゲート電流 (IGBT のゲートに流出入する電流) I_g

ゲート駆動回路側から IGBT 側を見たゲート・エミッタ間の容量 C_{ge}

ゲート駆動回路側から IGBT 側を見たゲート・コレクタ間の容量 C_{gc}

などがある。

	R_g 大	V_g 大	I_g 大	C_{ge} 大	C_{gc} 大
ターンオフ時 di/dt	低	高	高	低	低
ターンオフ時 dj/dt	低	高	高	低	低
ターンオン時 dv/dt	低	高	高	低	低
ターンオン時 dv/dt	低	高	高	低	低
ターンオフ時 v_{\dots}	低	高	高	低	低
ターンオン時 i_{\dots}	低	高	高	低	低

【0006】一方、IGBT等の電圧駆動形スイッチングデバイスからなるインバータは、直流中間コンデンサとインバータ間に存在する配線インダクタンスにより、

$$V_{ce} = E_d + L \cdot di/dt$$

V_{ce} : デバイスへの印加電圧

E_d : 直流中間コンデンサ電圧

L : 配線インダクタンス

di/dt : スwitchング時の電流変化率

そのため、IGBTやFWD等を用いてインバータ装置を構成するときは、上記(1)式に耐えうる電圧定格を持つデバイスを使用するか、スナバ回路を付加する必要がある。さらに、スイッチング時の dv/dt や di/dt が大きいと、装置から高レベルのノイズが発生するという問題も指摘されている。

【0007】

【発明が解決しようとする課題】図18にターンオフ時の、また、図19にターンオン時の電流、電圧の概略波形を示す。これらの図から、ターンオフ時には、IGBTのターンオフ電流の di/dt の大きさが、

(1)式により直接的にIGBTに印加するスパイク電圧の大きさに影響を及ぼす。また、ターンオン時には、IGBTのターンオン電流の di/dt の大きさが、IGBTに流れるスパイク電流 (= 対向アームのFWDに流れる逆回復電流) の大きさに影響を及ぼし、さらにそれが対向アームのFWDの逆回復リカバリー時の di/dt の大きさに影響を及ぼす。すなわち、IGBTのターンオン時の di/dt が大きいと、対向アーム

【0005】IGBTまたはゲート駆動回路の各条件が大きくなった場合の、IGBTのスイッチング特性の変化の方向を表1に示す。なお、上記各条件が小さくなった場合は、IGBTのスイッチング特性は表1とは反対方向の変化となる。

【表1】

IGBTのスイッチングの際、IGBTやFWD等のデバイスには下記(1)式に示すような高電圧が印加される。

… (1)

のFWDの逆回復リカバリー時の di/dt が大きくなり、結局、FWDには急峻な dv/dt が印加され、さらに(1)式により印加されるスパイク電圧も大きくなる。したがって、この発明の課題はスナバ回路を不要とし、低ノイズ化を図ることにある。

【0008】

【課題を解決するための手段】このような課題を解決すべく、請求項1の発明では、IGBTを含む電圧駆動形スイッチングデバイスのゲート駆動回路に、前記スイッチングデバイスに関する物理量を検出する検出手段と、ゲート条件を変更する操作手段とを設け、スイッチングデバイスのターンオン時に、前記検出手段の出力が所定値以上または以下になったときは、前記操作手段によりゲート条件を瞬時に変更するようにしている。

【0009】請求項2の発明においては、IGBTを含む電圧駆動形スイッチングデバイスのゲート駆動回路に、前記スイッチングデバイスに関する物理量を検出する検出手段と、ゲート条件を変更する操作手段とを設け、スイッチングデバイスのターンオン時に、前記検出手段の出力が所定値以上または以下になったときは、前記操作手段によりゲート条件を一定時間だけ変更するようにしている。

【0010】上記請求項1または請求項2の発明では、

前記検出手段はスイッチングデバイスのコレクタ電流の時間微分相当量、コレクタ電流相当量、コレクタ・エミッタ間電圧の時間微分相当量の少なくとも1つを検出するものであり、前記操作手段はスイッチングデバイスのゲート抵抗、ゲート電源電圧、ゲート電流、ゲート・エミッタ容量、ゲート・コレクタ容量の少なくとも1つを変更するものであることができる（請求項3の発明）。

【0011】また、請求項4の発明では、IGBTを含む電圧駆動形スイッチングデバイスのゲート駆動回路に、前記スイッチングデバイスに関する物理量を検出する検出手段と、ゲート条件を変更する操作手段とを設け、スイッチングデバイスのターンオフ時に、前記検出手段の出力が所定値以上または以下になったときは、前記操作手段によりゲート条件を瞬時に変更するようにしている。

【0012】請求項5の発明では、IGBTを含む電圧駆動形スイッチングデバイスのゲート駆動回路に、前記スイッチングデバイスに関する物理量を検出する検出手段と、ゲート条件を変更する操作手段とを設け、スイッチングデバイスのターンオフ時に、前記検出手段の出力が所定値以上または以下になったときは、前記操作手段によりゲート条件を一定時間だけ変更するようにしている。

【0013】上記請求項4または5の発明では、前記検出手段はスイッチングデバイスのコレクタ電流の時間微分相当量、コレクタ・エミッタ間電圧の時間微分相当

量、コレクタ・エミッタ間電圧相当量の少なくとも1つを検出するものであり、前記操作手段はスイッチングデバイスのゲート抵抗、ゲート電源電圧、ゲート電流、ゲート・エミッタ容量、ゲート・コレクタ容量の少なくとも1つを変更するものであることができる（請求項6の発明）。

【0014】請求項7の発明では、IGBTを含む電圧駆動形スイッチングデバイスのゲート駆動回路に、前記スイッチングデバイスのターンオフ時のコレクタ電流の時間微分相当量を検出する検出手段と、その検出値に応じてスイッチングデバイスのゲート・エミッタ間に印加する電圧を調整する調整手段とを設けるようにしている。この請求項7の発明では、前記調整手段を、ゲート駆動回路の正側電源の正極とスイッチングデバイスのゲート端子間に接続された電界効果トランジスタとすることができる（請求項8の発明）。

【0015】

【発明の実施の形態】この発明は、スイッチング時における物理量を検出する検出回路と、ゲート条件を変更する操作手段とを設け、検出回路からの出力が所定値以上または以下になったとき、操作手段からの出力にもとづきゲート条件を2通りに制御するもので、この発明において検出する物理量と、操作するゲート条件と、制御方法との関係を表2に示す。

【表2】

検出する物理量	操作するゲート条件	制御方法
・ ターンオン時 di/dt	・ ゲート抵抗 (R_g)	・ 瞬時値制御
・ ターンオン時 i_c	・ ゲート電源電圧 (V_g)	
・ ターンオン時 dv/dt	・ ゲート電流 (I_g)	
・ ターンオフ時 di/dt	・ ゲート・エミッタ容量 (C_{ce})	・ ワンショット制御
・ ターンオフ時 dv/dt	・ ゲート・コレクタ容量 (C_{cc})	
・ ターンオフ時 v_{ce}		

【0016】以下、検出回路の具体例について説明する。

(1) 図1はこの発明に用いる検出回路の第1の実施の形態を示す回路図で、ターンオン時のコレクタ電流 i_c の di/dt 検出回路を示す。1はメインIGBTおよびFWD、2はIGBTモジュール内に内蔵しているIGBT電流検出用のセンス抵抗である。そして、センス抵抗2の両端の電圧、すなわちIGBTの電流値相当を

微分回路3に入力すると、その出力が di/dt 相当となる。この値と di/dt の指令値 $(di/dt)^*$ とをコンパレータ4により比較し、その比較結果をゲート条件変更のための制御信号とする。なお、コンパレータとしては、例えばFETのしきい値電圧を利用するもの等を含むものとし、以下同様とする。図2に図1の変形例を示す。これはコレクタ電流 i_c の微分相当量を、インダクタンス L_a (積極的に挿入されたもの、または配

線のインダクタンス分を利用)の両端電圧から検出する例である。

【0017】(2) ターンオフ時のコレクタ電流 i_c の di/dt は、ターンオン時のそれと極性が異なるのみであることから、図1または図2の回路はターンオフ時のコレクタ電流 i_c の di/dt 検出回路として、同様に用いることができる。このとき、 di/dt の指令値 $(di/dt)^*$ の極性が反転しているので、コンパレータ4としてはこれと微分回路3の出力とを比較するものとなる。

【0018】(3) 図3は検出回路の他の実施の形態を示す回路図で、ターンオン時のコレクタ電流 i_c の検出回路を示す。1はメインIGBTおよびFWD、2はIGBTモジュール内に内蔵しているIGBT電流検出用のセンス抵抗である。そして、センス抵抗2の両端の電圧、すなわちIGBTの電流値相当と電流指令値 (i_c^*) とをコンパレータ4にて比較し、その比較結果をゲート条件の制御信号とする。

【0019】(4) 図4は検出回路のさらに他の実施の形態を示す回路図で、ターンオン時のコレクタ・エミッタ間電圧 V_{ce} の dv/dt 検出回路を示す。1はメインIGBTおよびFWD、5はメインIGBTのコレクタ・エミッタ間電圧 V_{ce} の検出部(抵抗分圧回路などから構成する)である。そして、検出部5からの出力 V_{ce} を微分回路3に入力すれば、その出力からは dv/dt 相当を得ることができるので、これをコンパレータ4にて指令値 $(dv/dt)^*$ と比較し、その比較結果をゲート条件の制御信号とする。

(5) ターンオフ時のコレクタ・エミッタ間電圧 V_{ce} の dv/dt は、ターンオン時のそれと極性が異なるのみであることから、図4の回路はターンオフ時の dv/dt 検出回路として、同様に用いることができる。このとき、 dv/dt の指令値 $(dv/dt)^*$ の極性が反転しているので、コンパレータ4としてはこれと微分回路3の出力とを比較するものとなる。

【0020】(6) 図5は検出回路の別の実施の形態を示す回路図で、ターンオン時のコレクタ・エミッタ間電圧 V_{ce} の検出回路を示す。1はメインIGBTおよびFWD、5はメインIGBTのコレクタ・エミッタ間電圧 V_{ce} の検出部(抵抗分圧回路などから構成する)である。そして、検出部5からの出力 V_{ce} を、コンパレータ4にてその指令値 V_{ce}^* と比較し、その比較結果をゲート条件の制御信号とする。

【0021】次に、ゲート条件を変更する操作回路について説明する。

(イ) 図6は操作回路の実施の形態を示す回路図で、ゲート抵抗値を変化させる例である。スイッチ回路6、7(IGBTのターンオン時には6を、また、ターンオフ時には7を動作させる)を図1～図5の出力であるゲート条件制御信号によってオン、オフさせることで、ゲ

ト抵抗値 R_g を変化させる。図6では、スイッチ回路6、7がオンの状態が通常の状態、ゲート抵抗値 R_g としては R_1 と R_2 (R_3 と R_4) の並列抵抗値となる。そして、IGBTのスイッチング時に、検出する物理量が設定値以上となって図1～図5のコンパレータが動作したときスイッチ回路6または7がオフし、ゲート抵抗値は R_2 (R_4) となり、増加することになる。このとき、IGBTのスイッチング特性、例えば di/dt は、スイッチ回路6、7がオンしている時に比べて低くなるように動作する。

【0022】(ロ) 図7は操作回路の他の実施の形態を示す回路図で、ゲート回路の電源電圧値を変化させる例である。スイッチ回路8、9(IGBTのターンオン時には8を、また、ターンオフ時には9を動作させる)を図1～図5の出力であるゲート条件制御信号によってオン、オフさせることで、ゲート電源電圧値を変化させる。図7では、スイッチ回路8、9がオンの状態が通常の状態であり、ゲート電源電圧値は V_{g1} (V_{g3}) である。このとき、ダイオード D_1 、 D_2 は、 $V_{g1} > V_{g3}$ ($V_{g2} > V_{g4}$) であることから、接続されている。IGBTのスイッチング時に、検出する物理量が設定値以上となって図1～図5のコンパレータが動作したとき、スイッチ回路8または9がオフし、ゲート電源電圧値は V_{g2} (V_{g4}) と減少することになる。このとき、IGBTのスイッチング特性、例えば di/dt は、スイッチ回路8、9がオンしている時に比べて低くなるように動作する。

【0023】(ハ) 図8は操作回路の別の実施の形態を示す回路図で、ゲート電流値を変化させる例である。スイッチ回路10、11(IGBTのターンオン時には10を、また、ターンオフ時には11を動作させる)を図1～図5の出力であるゲート条件制御信号によってオン、オフさせることで、ゲート電流値を変化させる。図8(a)では、スイッチ回路10、11がオンの状態が通常の状態であり、ゲート電流値としては $I_{g1} + I_{g2}$ ($I_{g3} + I_{g4}$) である。IGBTのスイッチング時に、検出する物理量が設定値以上となって図1～図5のコンパレータが動作したとき、スイッチ回路10または11がオフし、ゲート電流は I_{g2} (I_{g4}) となる。このとき、IGBTのスイッチング特性、例えば di/dt は、スイッチ回路8、9がオンしている時に比べて低くなるように動作する。ただし、実際は電流源回路と直列のスイッチ回路10、11をオフさせることはできないので、図8(b)に示すように定電流源回路自体にスイッチSWを入れて電流値を小さくする(図8(b)では、SWオフで電流値を小)。

【0024】(ニ) 図9は操作回路のさらに他の実施の形態を示す回路図で、ゲート・エミッタ間容量を変化させる例である。図9(a)はスイッチ回路12を図1～図5の出力であるゲート条件制御信号によってオン(ま

10

20

30

40

50

たはオフ) させることで、コンデンサ13をIGBTのゲート・エミッタ間に接続し、強制的にゲートの電位を変化させる。同様に、図9(b)はスイッチ回路15を図1～図5の出力であるゲート条件制御信号によってオン(またはオフ) させることで、コンデンサ16をIGBTのゲート・エミッタ間に接続し、強制的にゲートの電位を変化させる。これらの場合、スイッチ回路12

(15) がオフしている状態が通常の状態であるが、IGBTがオフしているときは制御回路14によりコンデンサ電圧を0Vまたはその近傍とし、また、オンしているときは同様に制御回路17により或る所定の電圧(ゲートのしきい値電圧付近またはそれ以上) まで、充電しておくこととする。

【0025】そして、

・ターンオン時

検出する物理量が設定値以上となり、図1～図5のコンパレータが動作したとき、スイッチ回路12をオンさせることで、その瞬間図9(a)の V_g の電位はコンデンサ13により低下することとなる。

・ターンオフ時

検出する物理量が設定値以上となり、図1～図5のコンパレータが動作したとき、スイッチ回路15をオンさせることで、その瞬間図9(b)の V_g の電位はコンデンサ16により上昇することとなる。このとき、IGBTのスイッチング特性、例えば di/dt は、スイッチ回路12(15)がオフしているときに比べて低くなるように動作する。

【0026】(ホ) 図10は操作回路の別の実施の形態を示す回路図で、ゲート・コレクタ間容量を変化させる例である。図10(a)はスイッチ回路18を図1～図5の出力であるゲート条件制御信号によってオン(またはオフ) させることで、コンデンサ19をIGBTのゲート・コレクタ間に接続し、強制的にゲートの電位を変化させる。同様に、図10(b)はスイッチ回路21を図1～図5の出力であるゲート条件制御信号によってオン(またはオフ) させることで、コンデンサ22をIGBTのゲート・コレクタ間に接続し、強制的にゲートの電位を変化させる。これらの場合、スイッチ回路18

(21) がオフしている状態が通常の状態であるが、IGBTがオフしているときは制御回路20によりコンデンサ電圧を0Vまたはその近傍とし、また、オンしているときは同様に制御回路23により或る所定の電圧(ゲートのしきい値電圧付近またはそれ以上) まで、充電しておくこととする。

【0027】そして、

・ターンオン時

検出する物理量が設定値以上となり、図1～図5のコンパレータが動作したとき、スイッチ回路18をオンさせることで、その瞬間図10(a)の V_g の電位はコンデンサ19により低下することとなる。

・ターンオフ時

検出する物理量が設定値以上となり、図1～図5のコンパレータが動作したとき、スイッチ回路21をオンさせることで、その瞬間図10(b)の V_g の電位はコンデンサ22により上昇することとなる。このとき、IGBTのスイッチング特性、例えば di/dt は、スイッチ回路18(21)がオフしているときに比べて低くなるように動作する。

【0028】次に、制御方法について説明する。

10 (a) 図11に瞬時値制御を実施する例を示す。この回路の場合、コンパレータの動作に従ってゲート条件制御信号を動作させる(図1～図5はこの例を示すものである)。これにより、IGBTは検出する物理量がしきい値を越える度にゲート条件が変更され、駆動されることになる。追従性が良いが振動が発生し易い。

(b) 図12に一定時間動作させる例(ワンショット回路)を示す。同図の符号24は単安定マルチバイブレータ回路で、コンパレータの立ち上がりまたは立ち下がり、或る設定された一定時間だけワンショットパルスが出力される。これにより、IGBTは検出する物理量がしきい値を越えた瞬間から或る一定時間だけ、ゲート条件が変更され、駆動されることになる。追従性では劣るが安定である。

【0029】以上では、操作手段からの出力にもとづきゲート条件を2通り、つまりデジタル的に制御するものであったが、その制御をアナログ的に行なうことも可能である。図13にかかる場合の例を示す。これは、メインのIGBTおよびFWD1に対し、検出回路31および調整回路32を設けたものである。

30 【0030】まず、検出回路の例を図14に示す。図14(a)において、31Aは微分回路、31Bは増幅器であり、IGBTモジュール内に内蔵されているIGBT電流センス用の抵抗2の両端の電圧、すなわちIGBTの電流値相当を微分回路31Aに入力することにより、その出力からIGBTのコレクタ電流の時間微分相当値を得るものである。なお、増幅器31Bはゲート駆動部とのレベル合わせを行なうもので、その出力信号が検出信号DTとなる。また、図14(b)は上記のような微分回路を用いず、IGBT1と直列に接続されているインダクタンス(積極的に接続したインダクタまたは配線のインダクタンス分を利用する)Laの両端の電圧から、コレクタ電流の時間微分相当値を直接得るものである。

40 【0031】図14のようにして得られた検出信号DTは調整回路32に入力されるが、この調整回路32には、検出信号DTの大きさに応じてIGBT1のゲート・エミッタ間に印加する電圧の調整を行なう回路が内蔵されている。調整回路の具体例を図15に示す。ここでは、FET33、抵抗34およびダイオード35の直列回路を、ゲート駆動部の正側電源の正極とIGBT1の

ゲート端子間に接続して構成される。こうすれば、FET 33が可変抵抗として作用することになり、検出信号DTの大きさに応じて、IGBT1のゲート・エミッタ間に印加する電圧の調整が行なわれることになる。なお、抵抗34は必ずしも設ける必要はない。

【0032】

【発明の効果】この発明によれば、IGBTのターンオン時には、FWDに印加される dv/dt およびスパイク電圧が低減され、また、ターンオフ時にはIGBTに印加されるスパイク電圧が低減されることとなり、その結果、インバータなどの装置を構成する場合、従来に比べて定格の小さいデバイスの使用が可能で、スナバ回路が不要となり、装置の小形化、低コスト化さらには低ノイズ化が可能となるなどの利点が得られる。特に、請求項8の発明によれば、FET、抵抗等の値を適宜に選ぶことで、ターンオフ時のコレクタ電流変化率 di/dt を任意の大きさに低減することが可能となる。

【図面の簡単な説明】

【図1】この発明で用いる検出回路の第1の実施の形態を示す回路図である。

【図2】図1の変形例を示す回路図である。

【図3】検出回路の他の実施の形態を示す回路図である。

【図4】検出回路のさらに他の実施の形態を示す回路図である。

【図5】検出回路の別の実施の形態を示す回路図である。

【図6】ゲート条件操作回路の第1の実施の形態を示す回路図である。

【図7】ゲート条件操作回路の他の実施の形態を示す回路図である。

【図8】ゲート条件操作回路のさらに他の実施の形態を

示す回路図である。

【図9】ゲート条件操作回路の別の実施の形態を示す回路図である。

【図10】ゲート条件操作回路のさらに別の実施の形態を示す回路図である。

【図11】瞬時値制御回路の1例を示す回路図である。

【図12】ワンショット制御回路の1例を示す回路図である。

【図13】この発明の別の実施の形態を示す構成図である。

【図14】図13で用いられる検出回路の具体例を示す構成図である。

【図15】図13で用いられる調整回路の具体例を示す構成図である。

【図16】ゲート駆動回路の従来例を示す構成図である。

【図17】インバータ装置の従来例を示す構成図である。

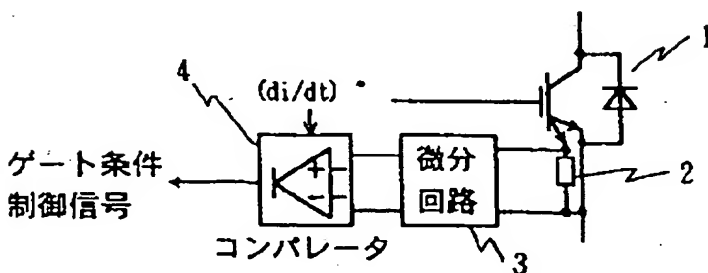
【図18】IGBT素子のターンオフ時の動作説明図である。

【図19】IGBT素子のターンオン時の動作説明図である。

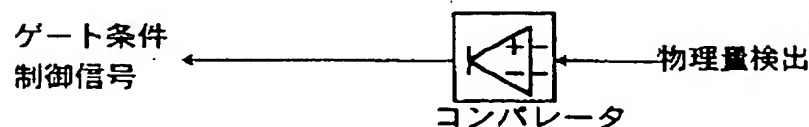
【符号の説明】

1…メインIGBTおよびFWD、2…センス抵抗、3、31A…微分回路、4…コンパレータ、5… V_{CE} の検出部、6、7、8、9、10、11、12、15、18、21…スイッチ回路、13、16、19、22…コンデンサ、14、17、20、23…制御回路、D1、D2、35…ダイオード、24…単安定マルチバイブレータ回路、31…検出回路、32…調整回路、31B…増幅器、33…FET、34…抵抗、36、37…電源、La…インダクタンス、DT…検出信号。

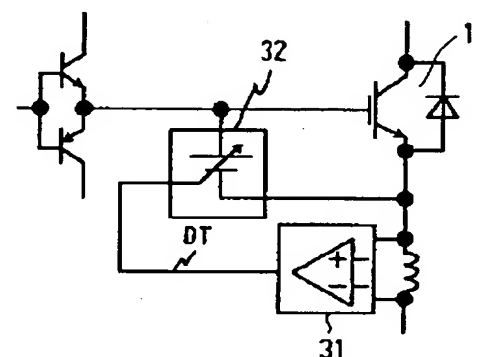
【図1】



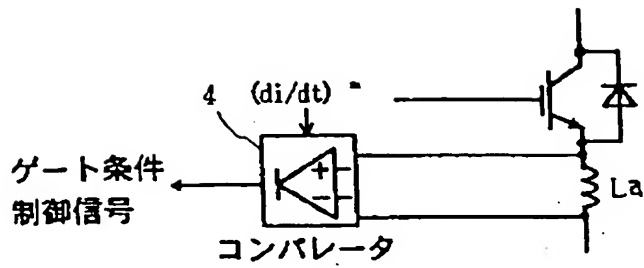
【図11】



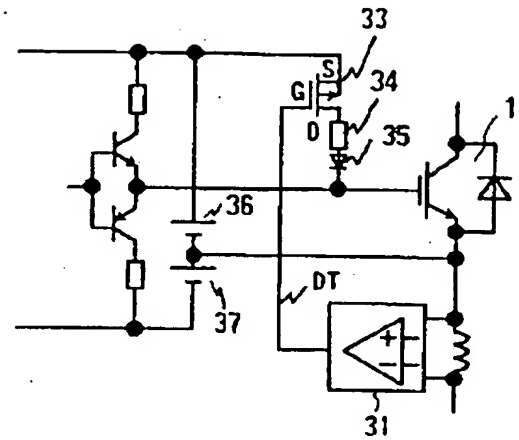
【図13】



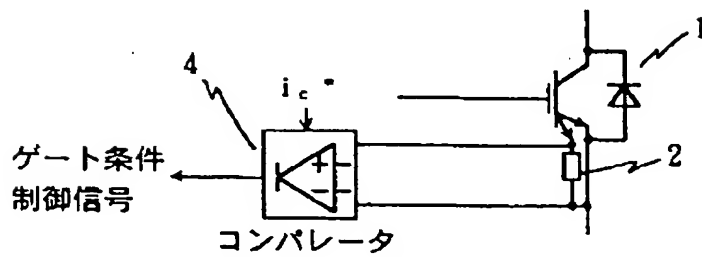
【図2】



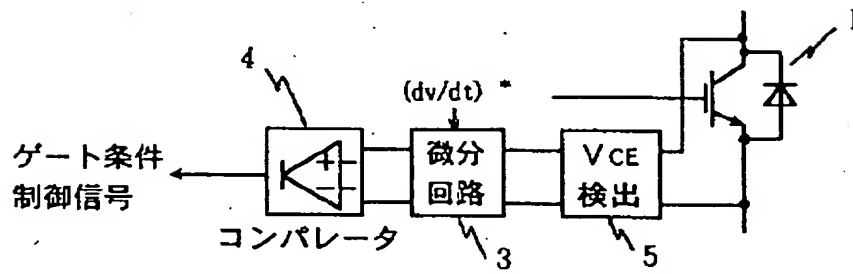
【図15】



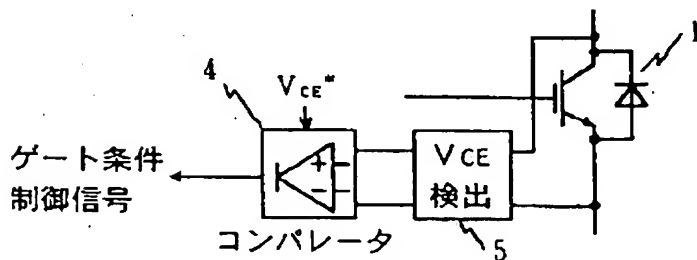
【図3】



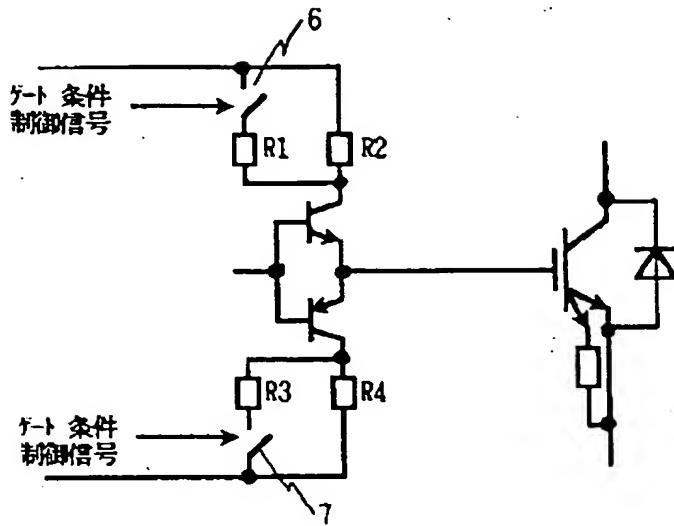
【図4】



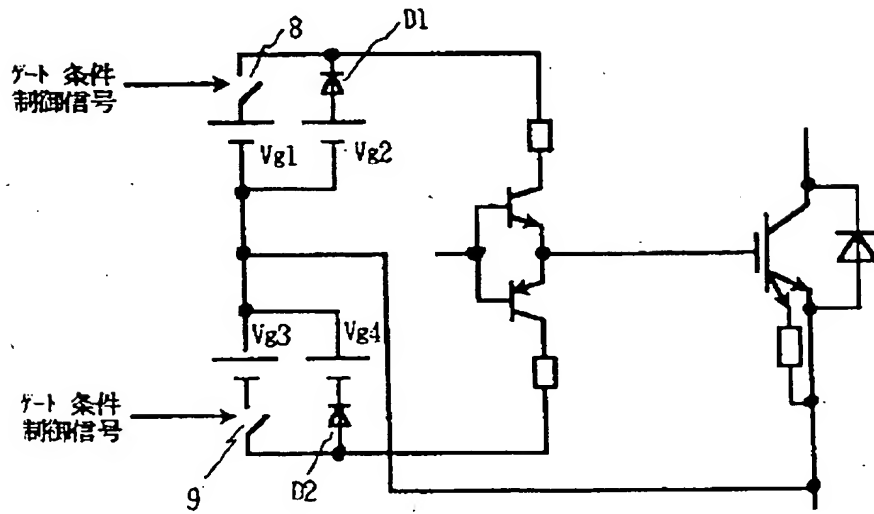
【図5】



【図 6】

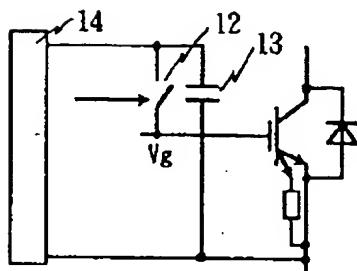


【図 7】

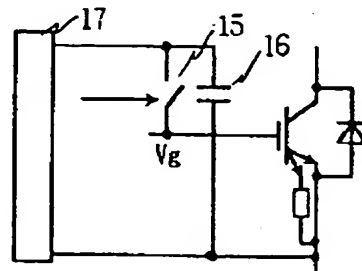


【図 9】

(a)

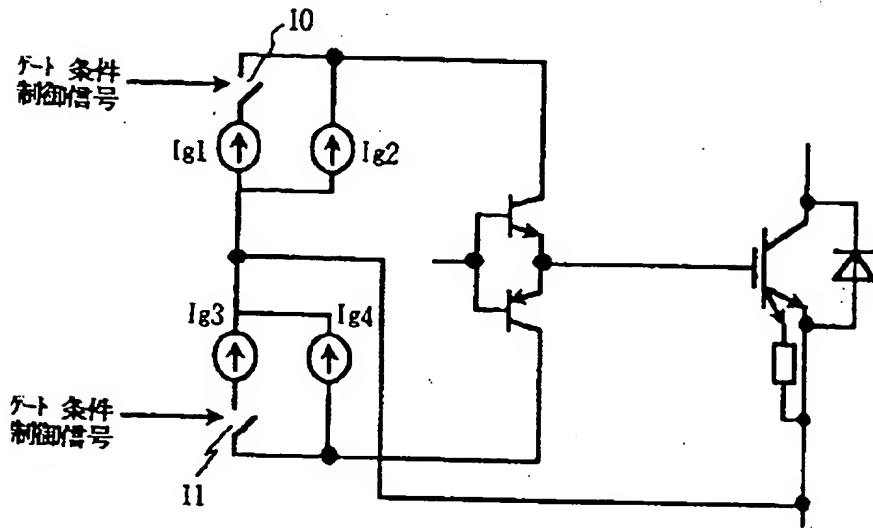


(b)

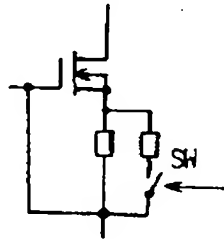


【図 8】

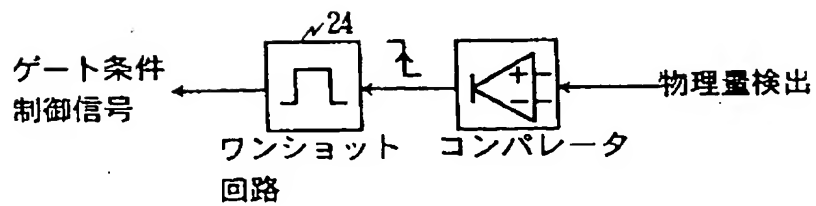
(a)



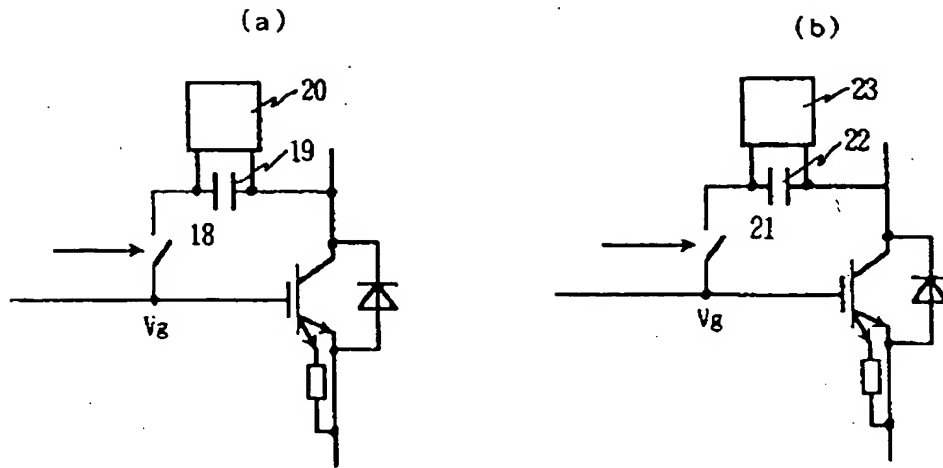
(b)



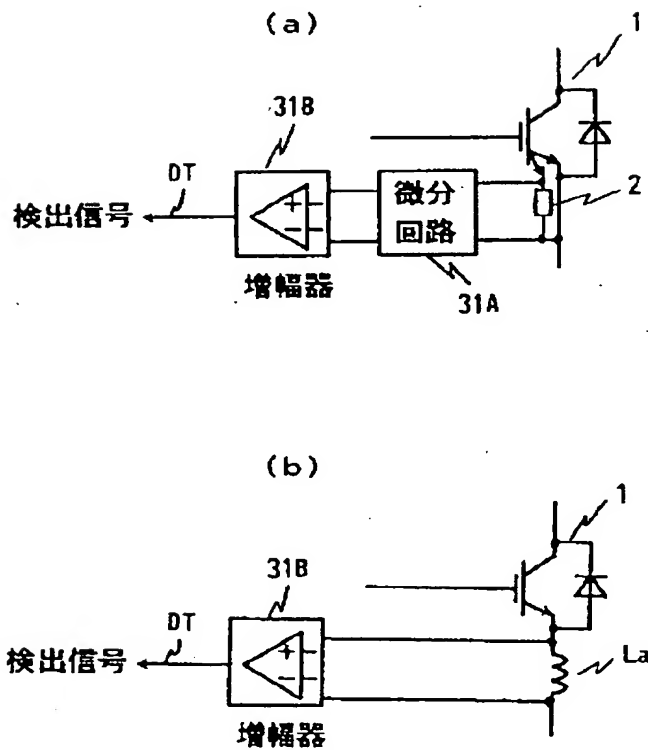
【図 12】



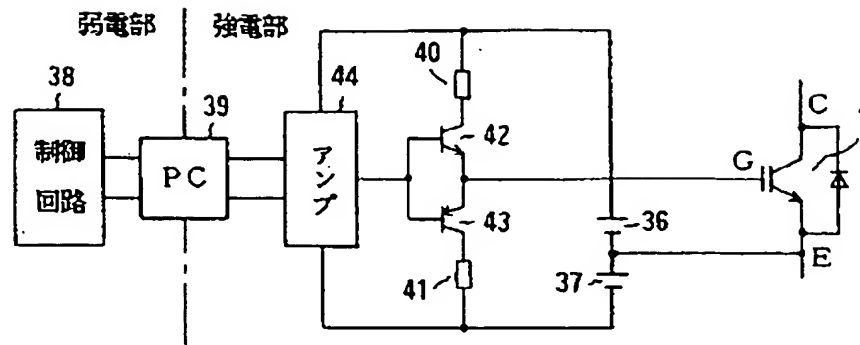
【図 10】



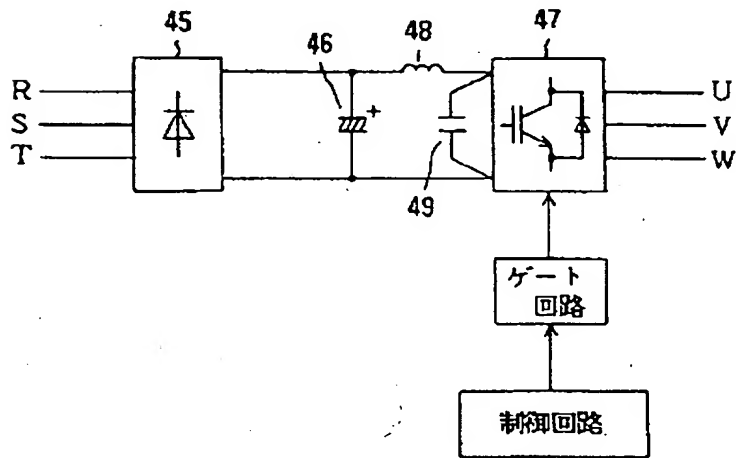
【図 14】



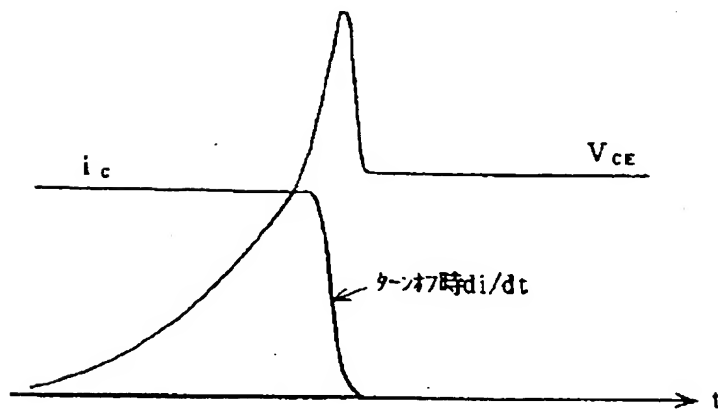
【図 16】



【図 17】



【図 18】



【図 19】

